

## LSIとシステムワークショップ2025ポスターセッション

発表日：5/13(火), 時間帯：13:40~15:10

ポスター番号	発表番号	タイトル	氏名		所属機関
S01	学生1	Process-Aware Design and Performance Benchmarking of CMOS PLLs Across SkyWater, ROHM, and TSMC Nodes.	NGUYEN	THI VIET HA	The University of Electro - Communications (UEC)
S02	学生2	雑音駆動型単一磁束量子計算回路における基本ゲートの分析と提案	高木	曹志	九州大学
S03	学生3	中性子起因のソフトエラー耐性を回路シミュレーションを用いて評価するためのパラメータ抽出手法の提案	谷口	宗太郎	京都工芸繊維大学
S04	学生4	Demonstration of Efficiency Increase of 350 V-to-13.3 V Isolated DC-DC Converters for Electric Vehicles by Active Gate Driving	鋤田	陽平	東京大学
S05	学生5	暗号回路への電磁波解析攻撃に対する耐タンパ性の電源電圧依存性評価	松林	由佑	大阪大学
S06	学生6	自己しきい値補正を適用したCMOS温度センサとそのA/D変換補正手法	小松	純大	北海道大学
S07	学生7	パッチベース型単眼超解像のハードウェアシステム	木伏	純也	電気通信大学
S08	学生8	可変並列性再構成アーキテクチャと量子化ニューラルネットワークの協調最適化	井上	祐	北海道大学
S09	学生9	細粒度電源ドメイン分割による非活性ハードウェアトロイ検出技術の検討	馬崎	武雄	大阪大学
S10	学生10	アナログ集積回路の感度解析における説明可能なAIと因果分析の比較検討	南村	天楽	京都工芸繊維大学
S11	学生11	放物線補間を用いたイベント駆動ToF型LiDARシステムの提案と検証	野中	理沙	慶應義塾大学
S12	学生12	Design Parameter Search for Attribute-based Encryption Accelerator	Opasatian	Anawin	The University of Tokyo
S13	学生13	2次元電源パネルによる小面積・広帯域デカップリング技術	三吉	雄大	広島大学
S14	学生14	リカーシブスタッキング・ボディバイアスゲートを用いた極低電圧Dフリップフロップ	鷲見	真太郎	大阪大学
S15	学生15	ミュオンイメージング用電荷検出器の低電圧設計の検討	淵野	翔	熊本大学
S16	学生16	A Switchless 60-GHz Bi-Directional Variable Gain Amplifier in 65nm CMOS	Chen	Yilun	東京科学大学
S17	学生17	A Compact 360° Active Differential Common-Gate Phase Shifter for the D-Band	閻	震	広島大学
S18	学生18	振幅Fingerprinting LiDARのための イベント駆動頂点検出回路の設計	松野	涼也	慶應義塾大学
S19	学生19	MSS-CMOS三次元積層マルチモーダル嗅覚デバイスによるニオイ解析	加藤	成	大阪大学
S20	学生20	AIチップ開発のためのデュアルFPGAエミュレータとチップ制御システムへの展開	吉岡	莞汰	九州工業大学
S21	学生21	深宇宙探査機向けワンチップ無線通信機における電圧制御発振器の放射線耐性向上手法の検討	大西	啓介	東京大学大学院工学系研究科電気系工学専攻
S22	学生22	共振アクティブゲート駆動回路によるスイッチング損失とゲートドライブ損失の削減	福永	博生	東京大学
S23	学生23	自動設計フローに基づく不揮発RISC-V CPUの構成と評価	吉田	知生	東北大学
S24	学生24	Diagonal-Shield Crossover for Phase-Robust D-Band Phased Arrays	Xu	Leshan	Hiroshima University
S25	学生25	深宇宙探査機向けワンチップ無線通信機器向け逐次比較型A/D変換回路の設計と評価	内田	雅大	東京大学大学院工学系研究科
S26	学生26	ミリ波帯CMOS回路設計のためのテスト回路とデバイスモデリング手法の検討	湯浅	太蔵	東京大学大学院工学系研究科
S27	学生27	分散アーキテクチャに基づく環境発電用マルチ入出力電源回路	孫	世元	九州大学
S28	学生28	単一クロック信号による3bit Gray Code発生器	田中	夏暉	北海道大学
S29	学生29	シリコンスピントリクス量子ビットの高精度制御に向けたパルス信号生成回路	桂	隆翔	神戸大学大学院
S30	学生30	相転移材料とデジタル回路による温度分布センサシートアーキテクチャ	萱野	幸佑	九州大学
S31	学生31	A Time-Division MIMO Phased-Array Receiver for 5G and Beyond	Tang	Minzhe	Institute of Science Tokyo
S32	学生32	土中水分量センサのための広帯域信号生成に向けたパルス幅変調信号合成回路の開発	寺澤	春斗	静岡大学大学院
S33	学生33	デジタルロックインアンプを用いた土壌インピーダンス計測回路の開発	横山	紘太	静岡大学大学院
S34	学生34	Design of Two-Stage Inductorless Noise Canceling Low-Noise Amplifier Employing Active Feedforward With Noise Reduction	賈	沅鑫	東京大学大学院工学系研究科
S35	学生35	データパス可変によるニューラルネットワーク推論用メモリ中心型再構成アーキテクチャの提案	堀	篤史	北海道大学
S36	学生36	昆虫型マイクロロボットに搭載する光刺激による停止・方向転換が可能なニューロモルフィック回路の開発	村本	大和	日本大学
S37	学生37	Development of 3D-Stacked Artificial Retinal Chip with Object Detection of Interest and Icon Stimulation (ODIS) 関心物体検出およびアイコン刺激機能(ODIS)を有する三次元積層人工網膜チップの開発	DUAN	YUQI	東北大学
S38	学生38	耐量子計算機暗号に向けた同種画像演算におけるFPGAアクセラレーション	中村	孔星	東京大学
S39	学生39	FPGA向けモジュール協調最適化に基づくML-DSA高速ハードウェアアクセラレータ	Sun	Pengfei	東京大学
S40	学生40	秘匿計算に基づくハードウェアコア設計とISCAS-85ベンチマーク結果	Zhao	Yinfan	東京大学
S41	一般1	Closed-Loop Active Gate Driver IC Sensing Only Gate Terminal of IGBTs	Yaogan	Liang	The University of Tokyo
S42	一般2	日本におけるオープンソース半導体コミュニティの活動報告	今村	謙之	ISHI会
S43	学生79	300GHz帯フェーズドアレイ送信素子による258-280GHz帯100Gb/s伝送の実証	平山	雄斗	東京理科大学
S44	一般4	光差動位相偏変調信号復調のための遅延検波回路構成の検討	井上	敏之	滋賀県立大学
S45	一般5	先端半導体実装工学を応用したエネルギー貯蔵ロールシステムの開発	清山	浩司	長崎総合科学大学
S46	学生82	イメージセンサの画素アレイ内演算とデジタル行列演算を組み合わせた画像分類器の検討	榎本	剛	立命館大学
S47	一般7	GPUによる行列演算高速化	末吉	七海	日立製作所
S48	一般8	生成AIを活用したCNNモデルのFPGA実装自動化	内藤	健太	株式会社日立製作所研究開発グループ
S49					

赤字は変更箇所です。

太字は電源を提供予定対象のポスターです。

発表日：5/14(水)、時間帯：13:00～14:30

ポスター番号	発表番号	タイトル	氏名		所属機関
S01	学生41	大規模推論モデルを用いたアナログ回路トポロジ生成	吉川	謙太郎	帝京平成大学
S02	学生42	0.18 $\mu$ m-CMOSプロセスを用いたエネルギーハーベスティング技術での運用を想定した逐次比較型AD変換器の高効率化	田村	喬	広島工業大学
S03	学生43	Siホール素子を用いたオンチップ3軸磁気センサに関する研究	山本	耕史	広島工業大学
S04	学生44	TWELITEを用いた無線通信可能な農業用データロガーの開発	加島	丈	広島工業大学
S05	学生45	指尖部の血流変化を利用した経爪型PPGコントローラの開発 - 手指動作の分類精度評価と省電力PPGセンサ回路の設計 -	鈴木	章広	東北大学
S06	学生46	Development of a GVS-based wearable mobility support device for the visually impaired (GVSを用いる視覚障がい者用ウェアラブル移動補助デバイスの開発)	Thianmontri	Pattaramon	東北大学
S07	学生47	<b>四肢麻痺患者向け口腔内ヒューマンマシンインターフェイスの開発</b>	<b>片浦</b>	<b>碧</b>	<b>東北大学</b>
S08	学生48	Design of Power-Efficient Dynamic Comparator with Auxiliary Stage for Wide Input Common-Mode Range	Zhan	Lichen	東京大学大学院工学研究科
S09	学生49	Performance Optimization of On-Chip Spin-Wave Detection Circuit based on System-Level Simulations	Ren	Huanyu	東京大学大学院工学系研究科
S10	学生50	CS4.0 Connected Spaces 4.0	Cani	Fatjon	慶應義塾大学
S11	学生51	回路製造後に複数の多項式次数や法に対応する数論変換ハードウェアの設計	森上	巧	東京大学
S12	学生52	高調波ミキサとデジタル時間変換器を用いたFractional-N型位同期回路における電力・雑音トレードオフの解析に基づく最適化	佐久間	文哉	東京大学大学院工学系研究科
S13	学生53	Study on the Prioritized Experience Replay for Occluded Area Pedestrian Avoidance	Trararak	Chalumpol	University of Electro-Communications
S14	学生54	AI accelerator design using approximate arithmetic processing elements	Nguyen	Ngoc-Lam	電気通信大学
S15	学生55	Development of a Real-Time Visual-to-Auditory Sensory Modality Conversion (SMC) Device for Visually Impaired Person 視覚障がい者のためのリアルタイム視覚-聴覚感覚モダリティ変換(SMC) デバイスの開発	DUAN	YUQI	東北大学
S16	学生56	安全なイメージセンサに向けた乱数処理機能を備える逐次比較型 A/D 変換器の検討	上野	雄貴	立命館大学
S17	学生57	A Fractional-N Digital PLL with Analog Pre-Distortion DTC Achieving -65.7dBc Fractional Spurs	Zhang	Daxu	Institute of Science Tokyo
S18	学生58	A Compact RISC-V Vector Extension Implementation and Evaluation	NGUYEN	THE BINH	電気通信大学
S19	学生59	RISC-V System-on-chip with Tightly-coupled Number Theoretic Transform Accelerator for Post-quantum Key Encapsulation Mechanism	Duc-Thuan	Dam	電気通信大学
S20	学生60	ニューロンMOS型ニューラルネットワークの発火回路の安定化に関する検証	長谷川	達也	東海大学
S21	学生61	筋肉による駆動を模倣したネズミ型ロボット制御用ニューロモルフィック集積回路の開発	安田	祐希	日本大学
S22	学生62	熱故障注入攻撃を実行時に検知する耐タンパ光ニューラルネットワークの検討	西田	孔太	大阪大学
S23	学生63	10MHz帯動作鉄系メタルコンポジット磁心絶縁トランス及びCMOS型D級発振器を用いた12V-1.5W出力絶縁コンバータ	越山	遥斗	信州大学大学院総合理工学研究科
S24	学生64	Neuron CMOS WTAを用いた最小値判定回路の動作検証、並びにCMOSデジタル型最小値判定回路に対するトランジスタ数の観点での比較検討	穂刈	成晃	東海大学
S25	学生65	ニアメモリアーキテクチャによる軽量生成AIのためのSeq2seqアクセラレータの提案	昇	航己	北海道大学
S26	学生66	BLS12-381を用いた検索可能暗号のサーバ側設計	羽鳥	智裕	東京大学
S27	学生67	2値不揮発性メモリを結合した多値メモリ回路構成における高精度制御方式	ジョーンズ	智郎マーカス	九州工業大学
S28	学生68	An AES Masking Scheme Using Dynamic S-Boxes for Resistance to Side-Channel Attacks.	Duong	Phuc-Phan	University of Electro-Communications (UEC),
S29	学生69	FPGA-based Architectures for Iterative Montgomery Modular Multiplication over GF(p)	王	啓睿	東京大学
S30	学生70	UCle準拠広帯域チップレット実装のための22nm CMOS ESD保護セルにおけるT-coilとダイオード配置の検討	増田	翔	信州大学
S31	学生71	100-Gbps 10-km D-band Phased-Array Transceiver	田	安宜	東京科学大学
S32	学生72	MTJベース不揮発フリップフロップの省面積化に関する検討	村田	哲彦	東北大学 大学院工学研究科
S33	学生73	チップレット技術に向けた22nm CMOSプロセスにおけるALL-Digital-DLL回路の開発	沖	康平	信州大学
S34	学生74	22nmバルクプロセスにおける低オフセット・小面積コンパレータのためのパラメータ最適化の一検討	関	隆斗	京都大学
S35	学生75	乗算をLUTで代替するビットスケラブルな量子化ニューラルネットワーク向けインメモリアクセラレータ	田形	寛斗	京都大学
S36	学生76	バルクCMOSトランジスタにおける極低温のForward Body Biasingを用いた電流特性の測定とモデリング	LIANG	ZHIPENG	京都工芸繊維大学
S37	学生77	Winogradアルゴリズムを用いたCNNアクセラレータの構成	齋藤	香太	電気通信大学
S38	学生78	イベントカメラ映像のための低ビットスパースVisionTransformerとHW実装	栢之間	諒汰	東北大学
S39					
S40	<b>学生80</b>	不揮発性メモリ適用を想定した桁上がり温度計コードに基づくインメモリ脳型AI回路	穴戸	優樺	九州工業大学
S41	<b>一般9</b>	LSIとシステムを融合した圧縮センシング型バッテリーレス無線計測技術開発の取り組み ～大阪・関西万博での展示予告～	兼本	大輔	大阪大学
S42	一般10	CORDIC-less Digital Polar Transmitter Architecture Based on Delta-Sigma Modulator	Zhang	Yuncheng	東京科学大学
S43	一般11	150GHz帯高分解能移相器に関する研究	内野	攻哉	東京科学大学
S44	一般12	アンチドープトゲートトランジスタを用いた高PSRR・小面積・低電力動作可能な基準電圧源	浅野	大樹	ルネサスエレクトロニクス株式会社 豊洲製品開発部
S45	<b>学生81</b>	ML-DSAアクセラレータにおける高効率・省メモリスケジューリング戦略	中村	優斗	東京大学
S46	一般14	フリップチップ半導体デバイスの高電圧パルス注入によるビット反転現象の解析と評価	弘原海	拓也	株式会社セカフィー/神戸大学
S47	<b>学生83</b>	0.13 $\mu$ m SiGe BiCMOSによるセルフヘテロダイン・トランシーバ用300 GHz帯アップコンバージョンミキサ	野口	大河	東京理科大学
S48	一般16	多端子MOSFETを用いた集積回路の挙動に対する「その場」計測	原田	知親	山形大学
S49	一般3	極低温における配線抵抗率のサイズ依存性が回路設計に与える影響	土谷	亮	滋賀県立大学